

# Math-Net.Ru

Общероссийский математический портал

И. Н. Бычков, Методология разработки элементов конструкции процессора и вычислительного модуля, *ИТиВС*, 2015, выпуск 4, 3–12

Использование Общероссийского математического портала Math-Net.Ru подразумевает, что вы прочитали и согласны с пользовательским соглашением  
<http://www.mathnet.ru/rus/agreement>

Параметры загрузки:

IP: 3.147.73.228

7 октября 2024 г., 13:27:37



# Методология разработки элементов конструкции процессора и вычислительного модуля

И.Н. Бычков

**Аннотация.** В данной работе представлена комплексная методология оптимизации при проектировании элементов конструкции процессора и вычислительного модуля многопроцессорного сервера. Оптимальные решения для вычислительного модуля и процессора достигаются только при условии их совместного проектирования. Оригинальная совокупность методов и подходов рассматриваемой методологии оптимизации неоднократно применялись для проектирования серверных процессоров и многопроцессорных модулей на их основе. Оптимизация элементов конструкции вычислительного модуля (печатной платы и компонентов) выполняется итеративно, начиная с ранних этапов проектирования процессора. Предлагается проводить выбор элементов конструкции процессора (периферии кристалла и элементов корпуса) с учетом планирования вычислительного модуля. Внедрение методологии оптимизации позволило улучшить технические и технико-экономические характеристики разработок вычислительных систем. Результатом внедрения методологии оптимизации является успешная разработка четырехпроцессорного вычислительного модуля для сервера «Эльбрус-4.4».

**Ключевые слова:** многокритериальная оптимизация, многоядерный процессор, многопроцессорная система, совместное проектирование.

## Введение

Технологическая независимость производства и информационная безопасность автоматизированных систем во многом обеспечиваются тем, что от разработок средств вычислительной техники требуется высокий уровень импортозамещения и класс защищенности от несанкционированного доступа. Необходимой составляющей современных автоматизированных систем являются серверы, которые могут создаваться на основе процессоров и контроллеров российской разработки. Такие многопроцессорные серверы с неоднородным доступом к памяти эффективны для решения различных классов задач пользователей. В связи с этим разработка многопроцессорных серверов на основе процессоров оригинальной разработки, в том числе и многоядерных, является важной задачей для обеспечения технологической

независимости производства и информационной безопасности ключевых автоматизированных систем государственного значения.

При фиксированных сроках разработки многопроцессорного сервера сразу после выпуска инженерных образцов процессора требуется за минимальное время получить вариант вычислительного модуля на его основе. Для выполнения этого требования длительная разработка процессора должна проводиться одновременно с разработкой вычислительного модуля. При этом оптимальные решения для вычислительного модуля достигаются только при условии их совместного с конструкцией процессора проектирования. В процессе выполняемого таким образом проектирования решается многокритериальная оптимизационная (МКО) задача, параметрами которой становятся проектные решения с применением доступных технологий для периферии кристалла, корпуса микросхемы и вычислительного модуля. Основными критериями

оптимизации при проектировании процессора и вычислительного модуля на его основе являются стоимость подготовки к производству и себестоимость серийного изготовления, время проектирования, выполнение условий долгосрочных поставок компонент (электрорадиоизделий), выполнение конструкторско-технологических ограничений, устойчивость к сбоям, надежность и ремонтпригодность, отказоустойчивость и функционирование при воздействующих факторах.

Опыт решения задачи МКО для изделий, требующих многолетнего взаимодействия различных проектных групп во многом уникален и зависит от множества факторов. Было принято решение о целесообразности оформления такого опыта в виде методологии, поскольку уже выполнялись и планировались новые проекты по созданию импортозамещающей вычислительной техники на основе процессоров российской разработки. При выполнении проектов по разработке процессоров и многопроцессорных серверов на их основе в течение нескольких лет была разработана и внедрена комплексная методология оптимизации при проектировании элементов конструкции процессора и вычислительного модуля многопроцессорного сервера, которая далее по тексту – методология оптимизации. Эта методология успешно используется для проектирования многопроцессорных серверов на основе процессоров серии «Эльбрус» и «МЦСТ-R».

## 1. Анализ методологий оптимизации

Достаточно регулярно отмечается эффективность внедрения методологий оптимизации для элементов конструкции микросхемы и модуля на ее основе [1,2,3,4]. По мнению исследователей и экспертов, на данный момент прикладная методология оптимизации при проектировании элементов конструкции микросхемы и модуля на ее основе должна включать методы решения для следующих задач:

- оптимизация трасс соединений под кристаллом и микросхемой;
- создание модели и визуализация конечной электронной аппаратуры;
- применение множества способов представления соединений;

- оптимизация выводов микросхемы на основе ограничений;
- упрощение и автоматизация разработки библиотек компонент;
- интеграция множества проектов для элементов конструкций.

Из анализа посвященных методологиям оптимизации работ можно сделать вывод в том, что методологии с решением всех этих задач активно разрабатываются. Наблюдается развитие методов оптимизации, но необходимо также отметить необходимость их совершенствования и включения в комплексную методологию оптимизации для устройств повышенной сложности. К таким устройствам повышенной сложности можно отнести любой многопроцессорный сервер.

Важной проблемой в последние годы для решения рассматриваемой многокритериальной оптимизационной задачи является организация совместного проектирования различными специалистами. Создание процессора и многопроцессорного вычислительного модуля с учетом всех критериев характеризуется высокой сложностью и трудоемкостью. Как правило, многие критерии учитываются лишь специалистами в соответствующих областях: физического проектирования интегральных схем, корпусирования микросхем, разработки вычислительных модулей или разработки программируемой логики. При совместной работе необходимо учитывать технологические ограничения топологии и выводов кристалла, коммутационной платы корпуса, печатной платы модуля. Спецификой многопроцессорных серверов является сложность выполнения конструкторских ограничений для вычислительных модулей из состава любого типа устройств: модульных систем, блейд-серверов оригинальных конструкций или серверов, монтируемых в стойку.

В общем виде комплексная методология оптимизации конструкции кристалла, корпуса микросхемы и печатной платы модуля на ее основе представлена многочисленными организациями и консорциумами. Ведется реализация и внедрение нескольких прикладных методологий как в компаниях разрабатывающих электронную аппаратуру, так и крупными производителями средств автоматизации проектирования. Такая методология является попыткой объединить области про-

ектирования интегральной схемы, системы в корпусе и печатной платы электронного модуля. Объединение различных областей проектирования для всех типов электронной аппаратуры является сложной и амбициозной задачей. Например, компанией Cadence Design Systems, Inc. предложена методология EDA360 как новое видение отрасли автоматизации проектирования для электроники и сделана попытка ее повсеместного внедрения [5].

Прикладные методологии оптимизации уже активно разрабатываются и применяются для различных типов устройств [6]. Например, компания Toshiba Corporation разработала и внедрила для разработки устройств собственную методологию chip-package-system (CPS) на основе средств проектирования оригинальной разработки: планировщик кристалла, эффективный разработчик корпуса, анализатор целостности сигналов, анализатор изменений напряжений питания и рассеиваемой мощности. Анализ нескольких прикладных методологий оптимизации конструкции кристалла, корпуса микросхемы и печатной платы модуля на ее основе показывает следующие результаты их внедрения:

- оптимальный корпус и размер кристалла;
- оптимизация обеспечения целостности сигналов, питания, потребляемой мощности и высокочастотной передачи данных;
- минимизация сложности и стоимости корпуса микросхемы;
- снижение рисков изменения конструкции микросхемы или модуля на ее основе (ECO-engineering change orders), что повышает производительность труда проектных групп и делает предсказуемым планирование проектов;
- сокращение сроков разработки за счет сотрудничества различных проектных групп.

Основным недостатком прикладных методологий оптимизации отмечено применение трудоемкого и затратного моделирования при отсутствии макетирования. Это объясняется необходимостью учета множества критериев для систем повышенной сложности. Другим недостатком отмечается отсутствие учета каких-либо важных критериев. Например, учет обеспечения функционирования аппаратуры в диапазоне температур без макетирования по-

требует проведения трудоемкого и длительного моделирования с применением высокопроизводительного кластера или даже суперкомпьютера, что часто не предусматривается в процессе проектирования.

Другим недостатком многих прикладных методологий оптимизации является отсутствие описания методов для решения задачи МКО. Под методологией понимается набор средств проектирования или даже система автоматизации проектирования с возможностью моделирования элементов системы и системы в целом, которая позволяет решить задачу МКО произвольным методом решения, который выбирает руководитель проекта.

## 2. Используемые подходы и методы решения задачи МКО

При решении задачи МКО принято считать, что выбор решений производит некоторое лицо, принимающее решение (ЛПР), которое преследует определенные цели. В рамках совместного проектирования вычислительного модуля, начиная с разработки процессора, в роли ЛПР определена группа специалистов во главе с руководителем проекта. Опыт разработки и внедрения методологии оптимизации при проектировании вычислительного модуля показывает, что на практике применяется в основном ординалистический подход к определению оптимальности решений. Этот подход к определению понятия оптимальности решений апеллирует к порядку «лучше-хуже» и основан на введении понятия бинарных отношений, что позволяет формализовать операции попарного сравнения альтернатив и выбора оптимальных решений.

Для рассматриваемой методологии оптимизации используется наряду с ординалистическим также и кардиналистический подход, основанный на определении предпочтения путем введения некоторой векторной целевой функции  $\vec{k}(\phi) = (k_1(\phi), \dots, k_i(\phi), \dots, k_m(\phi))$ , значением которой является эффективность или ценность проектного решения в виде конструкции многопроцессорного сервера  $\phi$ .

При оптимизации рассматривается множество допустимых вариантов конструкций сервера  $\Phi_\phi$  и критериальное пространство как

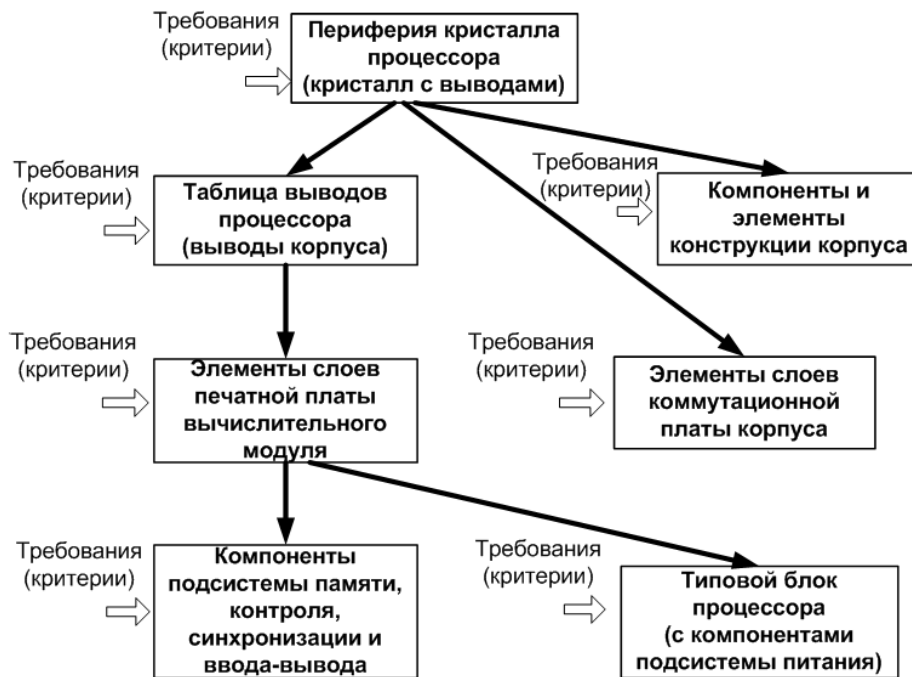


Рис. 1. Составные части и иерархия требований

множество оценок  $Y$  для векторной целевой функции  $\vec{k}(\phi)$ . Для принятия решений исходя из анализа критериального пространства используется множества эффективных или Парето-оптимальных оценок

$$P(Y) = opt_{\geq} Y = \{ \vec{k}(\phi^0) \in Y : \exists \vec{k}(\phi) \in Y : \vec{k}(\phi) \geq \vec{k}(\phi^0) \}. \quad (1)$$

Таким оценкам по бинарному отношению  $\geq$  (не хуже) соответствуют Парето-оптимальные решения по конструкции многопроцессорного сервера. На практике критерии качества конструкции многопроцессорного сервера связаны между собой и являются антагонистическими. Это означает, что улучшение одних показателей качества при изменении структуры и параметров конструкции достигается за счет ухудшения других показателей.

Рассматриваемая методология оптимизации включает применение морфологического подхода с определением составных частей — элементов конструкции процессора и вычислительного модуля. Для выполнения требований к

вычислительному модулю многопроцессорного сервера необходимо выполнение целой группы критериев оптимизации его составных частей. Используется иерархия требований для составных частей с целью определения множества допустимых проектных решений. На Рис. 1 представлены рассматриваемые при оптимизации составные части вычислительного модуля многопроцессорного сервера и иерархия требований к ним. Эта иерархия во многом обусловлена выбором реализации интерфейсов процессора, а также руководствами по применению выбранных элементов ввода-вывода (*I/O cells*) и функциональных блоков (*IP blocks*) кристалла. Кроме того, эта иерархия обусловлена также планируемым использованием процессора в нескольких типовых блоках для различных вычислительных модулей. Такой подход к определению иерархии составных частей и требований к ним отличается от подхода, применяемого при иерархическом морфологическом проектировании [7].

Наиболее критичны в отношении затрат в случае исправления ошибки в кристалле процессора. Поэтому именно оптимизация с выполнением требований к периферии кристалла

процессора наиболее приоритетна. При иерархическом морфологическом проектировании одним из приоритетных будет этап оптимизации типового блока процессора при выполнении требований к нему, поскольку он иерархически содержит микросхему процессора и входит в состав вычислительного модуля многопроцессорного сервера.

Для морфологического подхода характерно следующее:

- выявление перечня основных функций конструкции, а затем ее декомпозиция на составные части по функциональным признакам  $\{\phi_l, l = \overline{1, L}\}$ ;

- определение разных альтернативных способов реализации каждой составной части конструкции и задание допустимых вариантов их построения  $\Phi_l = \{\phi_{l1}, \phi_{l2}, \dots, \phi_{lk_l}\}$ .

- формирование различных вариантов построения конструкции в целом на основе морфологических классов – множества вариантов построения составных частей, для которых выполняются условия  $\sigma(l) = \Phi_l, l = \overline{1, L}, \sigma(l) \cap \sigma(j) = \emptyset$ .

Каждый вариант построения конструкции вычислительного модуля многопроцессорного сервера определяется разными возможными вариантами составных частей.

Разработанная методология включает методы для нахождения множества Парето-оптимальных вариантов составных частей, основанные на изменении ограничений. Для нахождения вариантов, как правило, используется метод рабочих характеристик или метод главного критерия. Метод рабочих характеристик состоит в том, что все целевые функции, кроме одной, например, первой, переводятся в разряд ограничений типа равенства, и ищется её экстремум на множестве допустимых альтернатив

$$P_k(\Phi_\delta) = \{\phi^{(0)} \in \Phi_\delta : \arg \underset{\phi \in \Phi_\delta}{\text{extretr}} [k_1(\phi)], k_m(\phi) = K_{m\phi}\}. \quad (2)$$

Здесь  $m \neq 1$  и  $K_{2\phi}, K_{3\phi}, \dots, K_{m\phi}$  – некоторые произвольные, но фиксированные значе-

ния показателей для критериев оптимизации. Оптимизационная задача решается последовательно для всех допустимых комбинаций значений  $K_{2\phi}, K_{3\phi}, \dots, K_{m\phi}$ . В похожем методе главного критерия один из критериев целевой функции объявляется главным. Остальные показатели для критериев вводятся вместо равенства как в формуле (2) в раздел ограничений типа неравенства, где любое значение не должно превышать «порога».

Для методологии оптимизации выбран лексикографический подход как наиболее часто используемый на практике подход для сужения множества Парето-оптимальных вариантов составных частей. Лексикографический подход используется для нахождения проектного решения из подмножества Парето-оптимальных решений с целью получения по возможности большего значения одного из показателей, даже за счет «потерь» по остальным показателям. Это соответствует ситуации, когда весь набор критериев строго упорядочен по важности. При сравнении проектных решений используется лексикографическое отношение  $\bar{k} \text{ 'lex } \bar{k}$  или порядком оценок критериев для вариантов конструкции  $\phi'$  и  $\phi''$ .

С целью сужения вариантов составных частей при синтезе микропроцессорных систем семейства СМ1820ХХ в течение многих лет использовался метод «ВСТ-СКВ» [8]. Рассматриваемая методология оптимизации включает метод «ВСТ-СКВ» только для выбора компонент подсистем памяти, контроля, ввода-вывода и синхронизации. Данный метод основан на математическом аппарате нечетких множеств, целесообразном при отсутствии строгого предпочтения выбора какого-то из вариантов, и позволяет формализовать выбор электронных компонент.

### 3. Этапы и критерии оптимизации

Для рассматриваемой методологии определены следующие этапы оптимизации, которые выполняются на различных этапах проектирования процессора и вычислительного модуля многопроцессорного сервера:

- задание корпуса для многопроцессорного сервера с целью определения конструкторских ограничений для вычислительного модуля;
- задание технологий изготовления кристалла, необходимых элементов ввода-вывода и IP-блоков для интерфейсов;
- анализ технологий для составных частей;
- определение технологий и технологических ограничений для вариантов составных частей;
- создание и введение критериев оптимизации для составных частей процессора и вычислительного модуля на его основе;
- поиск вариантов для составных частей при достижении наилучших показателей по приоритетным критериям;
- учет возможных комбинаций из вариантов составных частей;
- определение элементов конструкции процессора с учетом планирования элементов конструкции вычислительного модуля;
- определение элементов конструкции вычислительного модуля, на этапах проектирования процессора.

Составные части, приоритетные критерии для поиска их различных вариантов, а также этапы проектирования для выполнения оптимизации этих составных частей являются основными характеристиками разработанной методологии оптимизации и представлены в Табл. 1.

Значительная часть критериев оптимизации создается для выполнения разработчиками составных частей требований защищенности от сбоев и отказоустойчивости вычислительного модуля при функционировании в условиях возмущающих факторов внешней среды. Вводится множество критериев для обеспечения целостности сигналов, стабильности напряжений питания, электромагнитной совместимости. К примеру, только с целью фильтрации помех на шинах питания процессора вводятся следующие критерии для составных частей:

- наличие отдельных выводов земли и питания всех аналоговых схем кристалла (периферия кристалла процессора);
- наличие отдельных выводов земли и питания всех аналоговых схем микросхемы процессора (таблица выводов процессора);

Табл. 1. Составные части, этапы их проектирования и приоритетные критерии для поиска вариантов

Классификация составных частей конструкции сервера	Приоритетный критерий при нахождении решений	Этап проектирования процессора	Этап проектирования вычислительного модуля
Компоненты подсистемы памяти, контроля, синхронизации и ввода-вывода	Условия и гарантии долгосрочных поставок	Функциональная верификация с прототипом на основе програм. логики	Определение компонент и создание библиотеки элементов
Таблица выводов процессора (выводы корпуса)	Ограничения на габариты и слои корпуса	Создание зон корпуса процессора	Планирование типового блока процессора
Периферия кристалла процессора (кристалл с выводами)	Ограничения на габариты кристалла	Разработка общей топологии кристалла	Определение посадочного места для сокета и радиатора
Компоненты и элементы конструкции корпуса	Условия стабильности напряжений питания	Размещение компонент в корпусе процессора	Определение подсистемы питания процессора
Элементы слоев коммутационной платы корпуса	Выполнение технологических ограничений при целостности сигналов	Трассировка соединений корпуса процессора	Разработка подсистемы ввода-вывода и контроля
Типовой блок процессора (без компонент подсистемы памяти)	Выполнение ограничений для установки модуля в корпус / шасси	Разработка оснастки для испытаний	Разработка типового блока процессора
Элементы слоев печатной платы вычислительного модуля	Технологические ограничения / количество слоев	Трассировка соединений стенда тестирования и разбраковки	Трассировка соединений модуля вне типового блока процессора

- подключение выводов земли и питания аналоговых схем процессора к фильтрам на вычислительном модуле (типовой блок процессора).

Критерии оптимизации для составных частей во многом определяют эффективность применения методологии оптимизации, но их перечисление для любой разработки процессора и вычислительного модуля не представляется возможным и целесообразным. Большинство критериев оптимизации вводятся для реализации эффективных решений. Такой подход к созданию критериев является необходимым для получения правильно построенного процессора и вычислительного модуля на его основе. Обеспечение применения правильного по построению подхода (*correct by construction*) к проектированию позволяет минимизировать затраты и сроки разработки [9]. На практике для каждого проекта процессора и вычислительного модуля на его основе проводился анализ решений для элементов конструкции популярных многоядерных процессоров различных компаний. Также рассматривались рекомендации для применения таких процессоров в составе вычислительных модулей. В результате при проектировании процессора и вычислительного модуля на его основе заимствовались или предлагались новые эффективные решения.

#### 4. Принципы определения вариантов составных частей

Комплексность предлагаемой методологии оптимизации заключается в применении на практике всех четырех основных принципов для принятия управленческих решений при выборе вариантов составных частей. Применение совокупности этих принципов позволяет обеспечить эффективный процесс принятия решений [10]. Не затрагивая организацию принятия решений, важно показать, каким образом характеристики методологии оптимизации, представленные в Табл. 1, составлены с учетом применения принципов для принятия управленческих решений.

Первый – принцип минимально достаточной дифференциации, когда процесс оптимизации дифференцируется лишь на такое количество этапов, которое необходимо и достаточно для достижения результата, а именно выбора из ва-

риантов составных частей с целью получения оптимального вычислительного модуля многопроцессорного сервера. В соответствии с этим принципом определены всего семь составных частей и этапы их проектирования с необходимостью проработки вариантов и возможностью выбора для каждой составной части, который впоследствии может оказаться неоптимальным.

Второй – принцип целевой детерминации. Цель по отношению ко всему процессу оптимизации является основным фактором, который обеспечивает связанность всех этапов оптимизации для достижения конечного результата. В соответствии с этим принципом вводятся критерии оптимизации для составных частей с целью реализации эффективных решений. Определение оптимальной периферии кристалла с учетом планирования для элементов конструкции корпуса процессора и вычислительного модуля также является целью рассматриваемой методологии оптимизации.

Третий – принцип итеративности, при котором допускается не только последовательная оптимизация составных частей, но и многократные уточнения решений более ранних этапов оптимизации процессора и вычислительного модуля в зависимости от результатов выполнения последующих этапов. В соответствии с этим принципом этапы оптимизации элементов конструкции вычислительного модуля итеративно выполняются, начиная с ранних этапов проектирования процессора:

- на этапе функциональной верификации при разработке специализированного прототипа процессора и вычислительного модуля на основе микросхем программируемой логики (ПЛИС);
- на этапе подготовки оснастки для испытаний при разработке стенда тестирования и разбраковки процессора.

Четвертый – принцип иерархичности, состоящий в том, что отдельные этапы оптимизации являются различными по своей значимости и в структуре всего процесса оптимизации соподчинены именно в соответствии с ней. В соответствии с этим принципом в рассматриваемой методологии этапы введения критериев и определения элементов конструкции процессора являются более значимыми, чем этапы определения элементов конструкции вычислительного



модуля. Это во многом обусловлено затратами на исправление ошибки, которые во многом определяются стоимостью подготовки к производству (*NRE, Non-recurring engineering*). Как правило, стоимость подготовки к производству вычислительного модуля на порядок меньше, чем стоимость подготовки производства корпуса процессора, включая последующую сборку микросхемы, и на два порядка меньше чем стоимость подготовки к производству полупроводникового кристалла процессора.

## 5. Результаты внедрения методологии оптимизации

Важным результатом внедрения методологии оптимизации является разработка четырех-процессорного вычислительного модуля на основе процессора «Эльбрус-4С» для серверов «Эльбрус-4.4», представленная на различных конференциях [11]. Введение методологии оптимизации позволяет исключить неоптимальные решения для периферии кристалла и элементов корпуса процессора, следствием которых является повышение себестоимости вычислительного модуля и сервера на его основе. При этом достигнуты следующие технические характеристики вычислительного модуля:

- скорость передачи данных по любой дифференциальной паре межпроцессорного канала 4 Гб/с или 8ГБ/с (дуплекс) на канал;
- отвод тепла при максимальной мощности потребления каждого процессора в 70 Вт;
- наличие 6 слотов памяти типа DDR3 у каждого процессора с тремя каналами памяти (всего 24 слота памяти у вычислительного модуля);
- скорость передачи данных по каждому каналу памяти 1333 МТ/с;
- печатная плата с 12 слоями на основе доступного и широко используемого фольгированного стеклотекстолита и прокладочной стеклоткани группы FR-4.

Особое внимание после внедрения методологии уделяется выполнению требований для разных составных частей с целью подключения к шинам питания элементов ввода-вывода и функциональных блоков кристалла в соответствии с руководствами по их применению.

Следствием этого стало исключение типичных ошибок для периферии кристалла и элементов корпуса процессора. На Рис. 2 представлено графическое представление совокупности требований по подключению к шинам питания интерфейса памяти.

Одним из результатов внедрения методологии оптимизации является проведение анализа функционирования и эксплуатации вспомогательного оборудования для выполнения этапов разработки процессора. Оцениваются поставки и применение электронных компонент, схемотехнические и компоновочные решения для элементов конструкции вычислительного модуля. Учет этих оценок при принятии решений позволил снизить сроки подготовки к производству сервера и повысить его эксплуатационные характеристики.

Значимым результатом внедрения методологии оптимизации также является применение средств проектирования собственной разработки (набора «ЛВВ»), которые позволяют получать проектные решения и проводить их анализ с целью выбора оптимальных вариантов для составных частей. Используемые средства проектирования для элементов конструкции процессора и вычислительного модуля многопроцессорного сервера представлены в Табл. 2.

## Заключение

Разработка представленной методологии оптимизации позволила получить принципиально новые методы анализа и синтеза элементов многопроцессорного сервера с целью улучшения его технических характеристик. Такими характеристиками являются скорость передачи данных по межпроцессорным каналам, объем оперативной памяти, гарантированный отвод рассеиваемой мощности и другие показатели надежности, отказоустойчивости и защищенности от сбоев. Также введение методологии оптимизации позволило проводить на ранних этапах проектирования процессора исследование функционирования элементов конструкции процессора и вычислительного модуля многопроцессорного сервера с целью улучшения технико-экономических и эксплуатационных характеристик сервера.

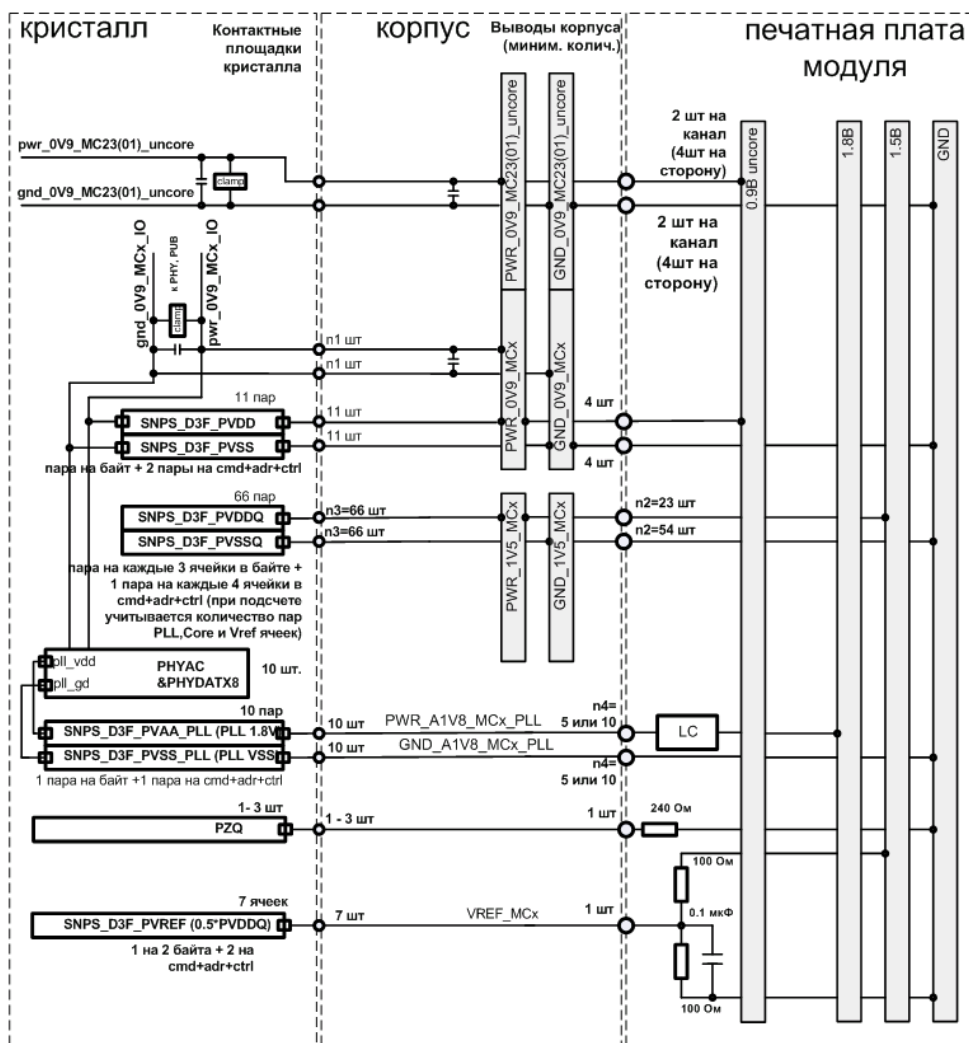


Рис. 2. Подключение питания для канала памяти типа DDR3

Табл. 2. Средства проектирования для составных частей

Составная часть	Средства проектирования / форматы данных	Производитель
Компоненты подсистемы памяти, контроля, синхронизации и ввода-вывода	Редактор символов и правил назначения (PBM), Library manager / *.inp, *.hkp (форматы от Mentor Graphics Inc.)	Собств. разработка (in-house software), Mentor Graphics Inc.
Таблица выводов процессора (выводы корпуса)	Редактор матрицы корпуса (ME) / *.me	Собств. Разработка (in-house software)
Периферия кристалла процессора (кристалл с выводами)	Планировщик кристалла (DP), IC Designer / *.dpf, *.dump (формат от Synopsys Inc.)	Собств. разработка (in-house software)
Компоненты и элементы конструкции корпуса	Менеджер назначения (ASM) / *.asm	Собств. разработка (in-house software)
Элементы слоев коммутационной платы корпуса	Редактор коммутационной платы (SE) / *.sdb, *.mcm (формат от Cadence Inc.)	Собств. разработка (in-house software)
Типовой блок процессора (без компонент подсистемы памяти)	Design Capture, Expedition PCB / ODB++, RS-274X (gerber files)	Mentor Graphics Inc.
Элементы слоев печатной платы вычислительного модуля	Design Capture, Expedition PCB / ODB++, RS-274X (gerber files)	Mentor Graphics Inc.

Одним из недостатков разработанной методологии оптимизации является отсутствие эффективных методов компьютерного моделирования, которые на данный момент активно выбираются для последующего внедрения. Другим недостатком является отсутствие информационных систем поддержки принятия решений: библиотеки стандартов и пополняемого набора эффективных проектных решений ведущих производителей серверных процессоров и вычислительных модулей. На данный момент такие информационные системы также готовятся к внедрению. Несмотря на указанные недостатки, представленная методология оптимизации эффективна на практике и может быть интересна разработчикам современной вычислительной техники.

## Литература

1. Lee H.C., Chang Y.W. A chip-package-board co-design methodology // Proceedings of the 49th Annual ACM/IEEE Design Automation Conference 2012. – pp. 1082–1087.
2. Lee S.; Lim S; Cheon J. Innovative early stage CPS (Chip-Package-System) co-design methodology // Proceedings of the 2013 International Symposium on Electromagnetic Compatibility (EMC Europe 2013), Brugge, Belgium, September 2-6, 2013. – pp. 215–219.
3. Park J. Chip-Package-Board Optimization: The Future Of Integrated Co-Design // Semiconductor Engineering. March 26, 2015. URL: <http://semiengineering.com/chip-package-board-optimization-the-future-of-integrated-co-design/>. Дата обращения 21.08.2015г.
4. Meister T., Lienig J., Thomke G. Interface optimization for improved routability in chip-package-board co-design // Proceedings 13<sup>th</sup> ACM/IEEE Workshop on System level Interconnect Prediction (SLIP 2011), San Diego, CA, June 5, 2011. – pp. 1–8.
5. Lip-Bu Tan. New blood and ideas are crucial // New Electronics magazine ([www.newelectronics.co.uk](http://www.newelectronics.co.uk)) / 14 July 2015 – pp. 12–13.
6. Sato A., Kimura Y., Matsumura M. CHIP-PKG-PCB Co-Design Methodology // Fujitsu Science and Technology Journal / Vol. 49. No.1 – pp. 131–137 (January 2013).
7. Levin M. Sh. Modular System Design and Evaluation // Springer International Publishing Switzerland 2015 (ISBN 978-3-319-09875-3) – pp. 11–20.
8. Прохоров Н.Л., Егоров Г.А., Красовский В.Е., Андреев А.М., Рейзман Я.А. Управляющие вычислительные комплексы для промышленной автоматизации // М.: Изд-во МГТУ им. И.С. Баумана, 2012. – С. 158–167.
9. Bailey V. IoT Demands Correct By Construction Assembly // Semiconductor Engineering. September 25, 2014. URL: <http://semiengineering.com/iot-demands-correct-by-construction-assembly/>. Дата обращения 21.08.2015г.
10. Карпов А.В. Психология управления. Процессы принятия решений в структуре управленческой деятельности. // Психологический журнал 2000 №01 (ISSN 0205-9592) / Том 21. – М.: ИП РАН. – С. 63–77.
11. Бычков И.Н., Волконский В.Ю., Воробушков В.В., Груздов Ф.А., Ким А.К., Михайлов М.С., Нейман-заде М.И., Парахин Ю.Н., Семенихин С.В., Слесарев М.В., Фельдман В.М. Российские технологии "Эльбрус" для персональных компьютеров, серверов и суперкомпьютеров. // Современные информационные технологии и ИТ-образование. Сборник докладов 9-й международной научно-практической конференции, Москва, 14-16 ноября 2014. – С.39–49.

**Игнат Николаевич Бычков.** Начальник отдела ПАО «ИНЭУМ им. И.С. Брука». Окончил МФТИ в 2004 году. Кандидат технических наук. Автор 35 печатных работ. Область научных интересов: средства автоматизации проектирования (САПР), корпусирование микросхем, разработка вычислительных модулей и систем. E-mail: [bychkov\\_i@ineum.ru](mailto:bychkov_i@ineum.ru)